

<b>KARTA OPISU MODUŁU KSZTAŁCENIA</b>		
Nazwa modułu/przedmiotu <b>Modelowanie i analiza systemów</b>		Kod <b>1010542311010519259</b>
Kierunek studiów <b>Informatyka</b>	Profil kształcenia (ogólnoakademicki, praktyczny) <b>(brak)</b>	Rok / Semestr <b>1 / 1</b>
Ścieżka obieralności/specjalność <b>Mikrosystemy informatyczne</b>	Przedmiot oferowany w języku: <b>polski</b>	Kurs (obligatoryjny/obieralny) <b>obligatoryjny</b>
Stopień studiów: <b>II stopień</b>	Forma studiów (stacjonarna/niestacjonarna) <b>stacjonarna</b>	
Godziny Wykłady: <b>30</b> Ćwiczenia: - Laboratoria: <b>30</b> Projekty/seminaria: <b>15</b>		Liczba punktów <b>5</b>
Status przedmiotu w programie studiów (podstawowy, kierunkowy, inny) <b>(brak)</b>		(ogólnouczelniany, z innego kierunku) <b>(brak)</b>
Obszar(y) kształcenia i dziedzina(y) nauki i sztuki		Podział ECTS (liczba i %)
<b>Odpowiedzialny za przedmiot / wykładowca:</b>		
dr hab. inż. Paweł Śniatała email: pawel.sniatala@put.poznan.pl tel. 61 6652184 Informatyki 60-965 Poznań, ul. Piotrowo 3a		
<b>Wymagania wstępne w zakresie wiedzy, umiejętności, kompetencji społecznych:</b>		
1	<b>Wiedza:</b>	Student rozpoczynający ten przedmiot powinien posiadać podstawową wiedzę z zakresu elektronicznych układów cyfrowych i analogowych.
2	<b>Umiejętności:</b>	Powinien posiadać umiejętność rozwiązywania podstawowych problemów z zakresu projektowania układów pomiarowych i testujących prostych układów analogowych i cyfrowych oraz umiejętność pozyskiwania informacji ze wskazanych źródeł.
3	<b>Kompetencje społeczne</b>	Powinien również rozumieć konieczność poszerzania swoich kompetencji / mieć gotowość do podjęcia współpracy w ramach zespołu.
<b>Cel przedmiotu:</b>		
1. Zapoznanie studenta z językiem VHDL służącym do modelowania i symulacji układów cyfrowych. 2. Przekazanie studentom podstawowej wiedzy z zakresu modelowania układów analogowych za pomocą programu SPICE. 3. Przekazanie studentom podstawowej wiedzy z zakresu modelowania układów mieszanych analogowo-cyfrowych za pomocą języka VHDL-AMS. 4. Zapoznanie studenta z metodami opisu behawioralnego i strukturalnego układów cyfrowych w języku VHDL. 5. Zapoznanie studenta z metodami opisu układów testowych (testbench) w języku VHDL. 6. Kształtowanie u studentów umiejętności pracy zespołowej poprzez modelowanie systemu cyfrowego z wykorzystaniem elementów składowych przygotowanych przez poszczególnych członków grupy.		
<b>Efekty kształcenia i odniesienie do kierunkowych efektów kształcenia</b>		
<b>Wiedza:</b>		
1. ma podbudowaną teoretycznie szczegółową wiedzę związaną z wybranymi zagadnieniami z zakresu informatyki - [K_W5] 2. ma wiedzę o trendach rozwojowych i najistotniejszych nowych osiągnięciach w informatyce i w wybranych pokrewnych dyscyplinach naukowych - [K_W6] 3. ma podstawową wiedzę o cyklu życia systemów informatycznych sprzętowych lub programowych - [K_W7] 4. zna podstawowe metody, techniki i narzędzia stosowane przy rozwiązywaniu prostych zadań informatycznych z zakresu budowy układów cyfrowych, w tym systemów komputerowych, systemów wbudowanych - [K_W8]		
<b>Umiejętności:</b>		

<ol style="list-style-type: none"><li>1. potrafi pozyskiwać informacje z literatury, baz danych oraz innych źródeł (w języku ojczystym i angielskim), integrować je, dokonywać ich interpretacji i krytycznej oceny, wyciągać wnioski oraz formułować i wyczerpująco uzasadniać opinie - [K_U1]</li><li>2. potrafi określić kierunki dalszego uczenia się i zrealizować proces samokształcenia - [K_U5]</li><li>3. potrafi wykorzystać do formułowania i rozwiązywania zadań inżynierskich i prostych problemów badawczych metody analityczne, symulacyjne oraz eksperymentalne - [K_U9]</li><li>4. potrafi - przy formułowaniu i rozwiązywaniu zadań inżynierskich - integrować wiedzę z różnych obszarów informatyki (a w razie potrzeby także wiedzę z innych dyscyplin naukowych) oraz zastosować podejście systemowe, uwzględniające także aspekty pozatechniczne - [K_U10]</li><li>5. potrafi formułować i testować hipotezy związane z problemami inżynierskimi i prostymi problemami badawczymi - [K_U12]</li><li>6. potrafi ocenić przydatność i możliwości wykorzystania nowych osiągnięć (metod i narzędzi) oraz nowych produktów informatycznych - [K_U13]</li><li>7. potrafi zaimplementować modelu układów cyfrowych w języku VHDL - [-]</li><li>8. potrafi zaprojektować układ testujący wykorzystując język VHDL i środowisko symulacji układów cyfrowych - MODELSIM - [-]</li></ol>
<b>Kompetencje społeczne:</b>
<ol style="list-style-type: none"><li>1. rozumie, że w informatyce wiedza i umiejętności bardzo szybko stają się przestarzałe - [K_K1]</li><li>2. zna przykłady i rozumie przyczyny wadliwie działających systemów informatycznych, które doprowadziły do poważnych strat finansowych, społecznych lub też do poważnej utraty zdrowia, a nawet życie - [K_K4]</li><li>3. potrafi odpowiednio określić priorytety służące realizacji określonego przez siebie lub innych zadania - [K_K6]</li></ol>

<b>Sposoby sprawdzenia efektów kształcenia</b>
<p>Efekty kształcenia przedstawione wyżej weryfikowane są w następujący sposób:</p> <p>Ocena formująca:</p> <p>a)w zakresie wykładów:</p> <ul style="list-style-type: none"><li>-na podstawie odpowiedzi na pytania dotyczące materiału omówionego na poprzednich wykładach</li></ul> <p>b)w zakresie laboratoriów / ćwiczeń:</p> <ul style="list-style-type: none"><li>-na podstawie oceny bieżącego postępu realizacji zadań</li></ul> <p>Ocena podsumowująca:</p> <ul style="list-style-type: none"><li>-ocenę przygotowania studenta do poszczególnych sesji zajęć laboratoryjnych (przygotowany model zadanego układu) oraz ocenę umiejętności związanych z realizacją ćwiczeń laboratoryjnych,</li><li>-ocenie ciągłe, na każdych zajęciach (odpowiedzi ustne) ? premiovanie przyrostu umiejętności posługiwania się poznanyymi zasadami i metodami,</li><li>-ocenę sprawozdania przygotowywanego częściowo w trakcie zajęć, a częściowo po ich zakończeniu; ocena ta obejmuje także umiejętność pracy w zespole,</li><li>-ocenę i obronę przez studenta sprawozdania z realizacji projektu,</li><li>-ocenę wiedzy i umiejętności wykazanych na egzaminie pisemnym o charakterze problemowym.</li></ul> <p>Egzamin składa się z części teoretycznej i problemowej. W części teoretycznej student odpowiada na podstawowe pytania z zakresu metod modelowania i symulacji układów analogowych za pomocą języka SPICE oraz cyfrowych za pomocą języka VHDL. W części problemowej student opracowuje model zadanego układu cyfrowego opisany w języku VHDL oraz model układu testbenchu. Wymagane jest zdobycie 51% z obu części egzaminu.</p> <p>Uzyskiwanie punktów dodatkowych za aktywność podczas zajęć, a szczególnie za:</p> <ul style="list-style-type: none"><li>-omówienia dodatkowych aspektów zagadnienia, zaproponowanie nietypowego rozwiązania zadanego problemu</li><li>-efektywność zastosowania zdobytej wiedzy podczas rozwiązywania zadanego problemu,</li><li>-umiejętność współpracy w ramach zespołu praktycznie realizującego zadanie szczegółowe w laboratorium,</li><li>-uwagi związane z udoskonaleniem materiałów dydaktycznych,</li><li>-wskazywanie trudności percepcyjnych studentów umożliwiające bieżące doskonalenia procesu dydaktycznego.</li></ul>
<b>Treści programowe</b>

W ramach wykładu przedstawiane są następujące zagadnienia:

- Język opisu sprzętu VHDL ? składnia języka, struktura jednostki projektowej;
- Opis behawioralny, strukturalny i mieszany układów cyfrowych w języku VHDL;
- Struktury syntezywalne w języku VHDL;
- Metody opisu układów testujących (testbench) w języku VHDL;
- Działanie i możliwości symulatora języka VHDL (na przykładzie programu MODELSIM firmy Mentor Graphic;
- Metody opisu układów analogowych za pomocą języka/symulatora SPICE ? składnia, rodzaje analiz;
- VHDL-AMS język modelowania i symulacji układów mieszanych.

W ramach ćwiczeń laboratoryjnych studenci poznają użytkowanie systemu modelowania i symulacji Mentor Graphics:

- Zapoznanie się z obsługą programu symulacji MODELSIM;
- Przygotowanie prostego środowiska testowego ? generacja wymuszeń w języku VHDL;
- Opis behawioralny podstawowych bloków cyfrowych w języku VHDL;
- Opis syntezywalny bloków cyfrowych;
- Układ testbench-u z wykorzystaniem rozbudowanych struktur języka VHDL ?tablice, rekordy, pliki;
- Opracowanie projektu złożonego układu cyfrowego z wykorzystaniem bibliotek, pakietów, generic i innych możliwości języka VHDL. Model behawioralny, syntezywalny, testbench, opracowanie dokumentacji projektu z wykorzystaniem możliwości programu Mentor Graphics.

Metody dydaktyczne:

1. wykład: prezentacja multimedialna, prezentacja ilustrowana przykładami podawanymi na tablicy, demonstracja programów symulacyjnych rozwiązywanie zadań, pokaz multimedialny.
2. ćwiczenia laboratoryjne: ćwiczenia praktyczne z wykorzystaniem programów symulacyjnych typu SPICE oraz MODELSIM (symulator VHDL), dyskusja, praca w zespole, studium przypadków.
3. Budowanie modeli układów cyfrowych, a następnie budowa modelu większego systemu cyfrowego wykorzystującego przygotowane komponenty.

**Literatura podstawowa:**

1. M. Zwoliński, Projektowanie układów cyfrowych wykorzystaniem języka VHDL, WKŁ 2007.
2. K. Skahill, Język VHDL-Projektowanie programowalnych układów logicznych, WNT, 2004.
3. P.J.Ashenden, G.D.Peterson and D.A. Teegarden, The System Designer's Guide to VHDL-AMS?, Morgan Kaufmann Publishers, 2002.

**Literatura uzupełniająca:**

1. Charles H. Roth, Jr., Digital Systems design Using VHDL, PWS Publishing Company, 1998.
2. S. Yalamanchili, Introductory VHDL From Simulation to Synthesis, Prentice Hall, 2000.
3. J.Bhasker, VHDL Primer, Prentice Hall, 1999.

**Bilans nakładu pracy przeciętnego studenta**

Czynność	Czas (godz.)
1. udział w zajęciach laboratoryjnych / ćwiczeniach	45
2. przygotowanie do ćwiczeń laboratoryjnych, przygotowanie środowiska testowego do pracy w domu (instalacja oprogramowania):	10
3. dokończenie (w ramach pracy własnej) sprawozdań z ćwiczeń laboratoryjnych:	10
4. udział w konsultacjach związanych z realizacją procesu kształcenia, w szczególności ćwiczeń laboratoryjnych / projektu (częściowo realizowane drogą elektroniczną)	20
5. napisanie programów, uruchomienie i weryfikacja (czas poza zajęciami laboratoryjnymi)	30
6. udział w wykładach	15
7. zapoznanie się ze wskazaną literaturą / materiałami dydaktycznymi (10 stron tekstu naukowego = 1 godz.), 150 stron	10
8. przygotowanie do egzaminu i obecność na egzaminie: 8 godz. + 2 godz.	

**Obciążenie pracą studenta**

forma aktywności	godzin	ECTS
Łączny nakład pracy	150	6
Zajęcia wymagające bezpośredniego kontaktu z nauczycielem	87	3
Zajęcia o charakterze praktycznym	85	3